

Comment verdir l'électronique

Sobriété énergétique

L'efficacité énergétique de l'électronique s'améliore constamment grâce à des composants plus frugaux et à la miniaturisation. Des architectures en rupture, inspirées du vivant, promettent un bond spectaculaire d'un facteur 100, voire 1 000. L'autonomie de l'internet des objets pourrait ainsi se surpasser.

Éco-conception

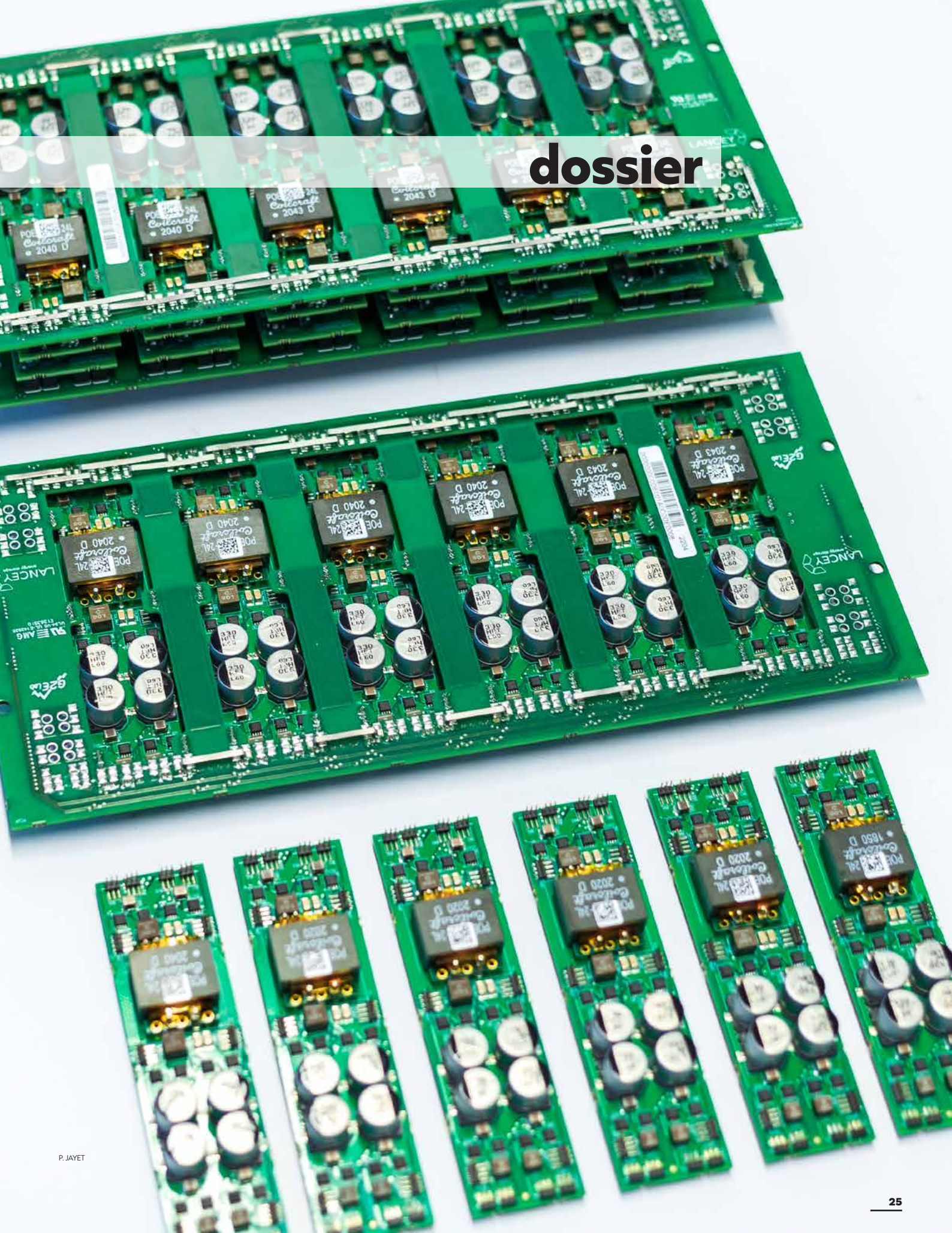
Fondée sur l'analyse de cycle de vie, l'éco-conception sert à optimiser toutes les étapes d'un produit électronique et peut s'appuyer sur la circularité pour réduire davantage l'empreinte environnementale. Tardive, elle est stimulée par de récents programmes de recherche. Mais l'effet rebond guette.

Durabilité forte

Si l'éco-conception est salutaire, elle reste liée au concept de la durabilité faible, qui néglige les limites de notre planète. La durabilité forte comble cette lacune, mais la recherche et l'industrie manquent d'outils pour la mettre en œuvre. Elle remet surtout en cause notre modèle économique et social. Sommes-nous prêts?

Ce chargeur de batterie Li-ion réversible illustre une approche circulaire : ses modules de conversion [en bas] sont facilement remplaçables ou réparables.

dossier



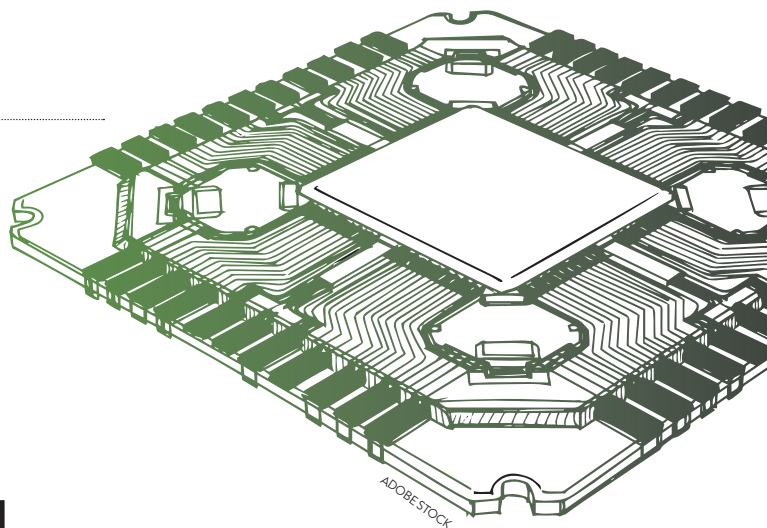
Les technologies numériques ont pu prospérer en raison de la diffusion massive de leur véhicule : les composants, puces et autres circuits électroniques et microélectroniques. Mais la fièvre autour du silicium est une menace indéniable pour l'environnement. Déjà, la référence permanente à cette matière première est devenue trop réductrice. **La production des composants microélectroniques les plus évolués mobilise aujourd'hui plus de la moitié du tableau périodique des éléments** [voir l'infographie page 27], contre une douzaine voici une quarantaine d'années. À cette exploitation inquiétante des ressources minières s'ajoute la surconsommation d'eau aux différentes étapes de fabrication, dont le nombre ne cesse de croître à mesure que les composants se complexifient. La situation s'aggrave encore en considérant l'envol programmé des émissions de gaz à effet de serre (estimées à 4 % aujourd'hui), si l'IA et l'internet des objets, les deux locomotives de l'électronique, poursuivent leur escalade. Pressés par le grand public et les gouvernements, des chercheurs et des ingénieurs se retroussent les manches pour mettre la filière électronique sur les rails de la soutenabilité.

Près de 140 000 articles scientifiques citant les mots-clés « électronique durable », « électronique réutilisable » ou « électronique éco-conçue » ont été comptabilisés dans Google Scholar en 2022-2023. On en relevait seulement quelques milliers vingt ans plus tôt... La statistique, encourageante, a été partagée au moment de l'inauguration, début 2025, du groupement de recherche français Defie, qui va se concentrer sur l'élaboration de dispositifs électroniques à faible impact environnemental [lire page 28]. La tendance s'observe à l'échelle européenne, ce dont témoignent les récents programmes Eecone – écosystème pour une électronique verte – et Genesis – pour engendrer une industrie durable du semi-conducteur.

La piste de l'électronique bio-inspirée

Le combat est mené sur tous les fronts, des matériaux jusqu'au recyclage en passant par la fabrication et l'efficacité énergétique. Cette dernière a toujours progressé grâce à la miniaturisation des composants [lire page 30]. L'électronique neuromorphique ou bio-inspirée, imitant l'architecture et le fonctionnement des cellules nerveuses du vivant, nourrit l'espoir de la multiplier par 100, voire par 1 000, au bénéfice – au moins dans un premier temps – de l'IA en périphérie (edge AI). Plusieurs laboratoires en France y travaillent [lire page 33], de même que le CEA-Leti, avec son projet Resolve, notamment. Ils s'efforcent en outre d'employer des procédés de fabrication existants pour que la technologie reste compétitive. L'arrivée de prototypes fonctionnels, comme la puce Hermès d'IBM, suggère une mise sur le marché à la fin de la décennie.

La fabrication, à l'origine des principaux dégâts environnementaux, est quant à elle la préoccupation centrale



du programme Genesis. Appelé à durer trois ans et coordonné par le CEA-Leti, ce consortium réunit des centres de recherche technologique, opérant des lignes pilotes en microélectronique, et des industriels impliqués à tous les niveaux du cycle de production. Diminution des gaz à effet de serre, réduction des déchets, synthèse de gaz de remplacement pour éliminer les PFAS, les tristement fameux « polluants éternels »... L'ambition est vaste. STMicroelectronics est l'un des fabricants de semi-conducteurs qui contribue aux travaux de recherche et apporte son expérience. Le groupe franco-italien, qui désire atteindre la neutralité carbone en 2027, est actif depuis « une douzaine d'années grâce à une démarche systématique d'analyse de cycle de vie (ACV), s'appuyant sur les données – consommation énergétique, émissions... – de nos unités de fabrication », indique Arnaud Régnier.

Responsable R&D pour la caractérisation électrique et le développement technologique de STMicroelectronics, il participait à un colloque sur l'éco-conception organisé par le CNRS en janvier. Selon lui, la méthode est longue et complexe car elle se heurte à la quantité et à la diversité fonctionnelle des produits (35 000 au catalogue de STMicroelectronics), à la spécificité des usines... L'ambition de son entreprise est d'améliorer la granularité des ACV et d'inventorier précisément chaque étape des procédés de fabrication. « Par exemple, **une plaquette de 200 millimètres avec une technologie de gravure à 130 nanomètres nécessite plus de 180 étapes réparties sur une centaine d'équipements**, une cinquantaine de chimies de gaz à modéliser... », explique Arnaud Régnier. Si l'on se penche sur l'utilisation des matières premières, il ressort que la préparation des équipements entre chaque passage de plaquette a plus d'impact que le procédé lui-même. Avec ces éléments, les ingénieurs peuvent ajuster des procédés. » Cet ACV a requis neuf mois de travail. Les équipes de STMicroelectronics essaient de simplifier les modèles, d'insérer des paramètres pour les déployer plus rapidement.

À titre individuel, le responsable pilote une initiative pour introduire l'éco-conception, en amont, dans les premières phases de R&D. L'anticipation est le maître-mot, plaide-t-il : « Il faut deux à trois ans pour développer une plateforme technologique proposant les recettes de fabrication d'un produit : séquence de masque (enchaîné-



ment des filtres UV portant les motifs des circuits), règles de dessin, outils de conception... Si l'éco-conception n'intervient pas dès le départ, nous aurons beaucoup de mal à agir de manière pertinente. L'idée, pour guider nos choix, est d'ajouter le facteur environnemental aux traditionnelles figures de mérite que sont la puissance, la performance, la surface [l'aire du circuit, ndlr] et le coût.» Selon la définition de l'éco-conception, ce facteur environnemental s'étend à d'autres critères que le bilan carbone, comme la toxicité et la pollution des sols.

Développement d'une approche circulaire

Le transfert d'impact est aussi une considération que les industriels, et plus largement la société, devront apprendre à maîtriser. «La volonté de baisser les gaz à effet de serre grâce à l'électrification permise par l'électronique de puissance, qui nécessite elle aussi l'extraction de matériaux critiques, une phase de production, de raffinage..., risque de produire en contrepartie de nouveaux problèmes environnementaux, comme un manque d'approvisionnement en eau douce ou un effondrement de la biodiversité», avertit Jean-Christophe Crébier, directeur de recherche CNRS au laboratoire de génie électrique de Grenoble (G2Elab), qui prône une approche circulaire adaptée à l'électronique de puissance [lire page 36].

Le même principe, appliqué à l'électronique au sens large, sous-tend le groupement de recherche Defie. Il consiste à remplacer le modèle linéaire «du berceau à la tombe» (extraire-fabriquer-consommer-jeter) par une boucle «du berceau au berceau», qui impose de **repenser la conception et la fabrication des produits pour maximiser leur réparabilité, leur réutilisation, leur recyclage...** Cette vision holistique, bien qu'elle ne soit pas nouvelle, reste marginale dans une filière industrielle obnubilée par des indicateurs tels que la performance et le prix.

Mais la question de la soutenabilité s'impose progressivement, plus encore auprès des jeunes générations, et la montée en compétences s'organise. Instaurée par Grenoble

“ Il faut deux à trois ans pour développer une plateforme technologique proposant les recettes de fabrication d'un produit : séquence de masque, règles de dessin, outils de conception... Si l'éco-conception n'intervient pas dès le départ, nous aurons beaucoup de mal à agir de manière pertinente. ”

ARNAUD RÉGNIER

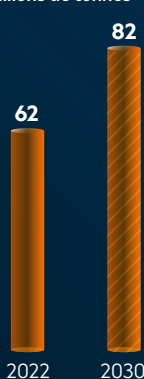
Responsable R&D pour la caractérisation électrique et le développement technologique de STMicroelectronics

INP-Phelma et l'université Grenoble Alpes, une nouvelle chaire d'excellence industrielle se donne ainsi pour objectif de former en trois ans des étudiants aux enjeux de l'électronique durable. STMicroelectronics, Thales, Elsys Design et Lynred (les trois premiers financent la chaire) partageront leur savoir-faire et profiteront en retour d'un vivier déjà sensibilisé et instruit. Voici peut-être une force sur laquelle l'Europe et a fortiori la France pourraient capitaliser pour se démarquer des États-Unis, où l'électronique durable ne suscite qu'un intérêt mineur, selon Pascal Xavier, qui dirige le groupement de recherche Defie. La gabegie des géants du numérique, engagés dans une course folle pour construire des datacenters gargantuesques, ne durera qu'un temps. Les modèles économiques, et plus largement les sociétés, vont être secoués à l'avenir, et la circularité, dans l'électronique ou ailleurs, peut amortir le choc. ■

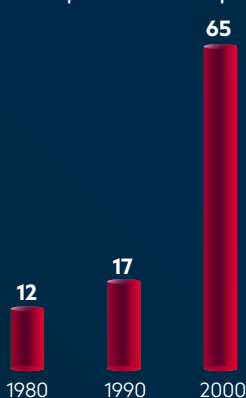
Dossier réalisé par Frédéric Monflier

■ LA PRESSION DE L'ÉLECTRONIQUE SUR L'ENVIRONNEMENT S'INTENSIFIE

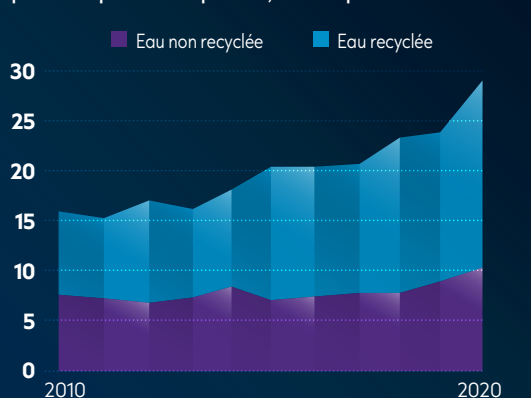
Quantité mondiale de déchets électroniques, en millions de tonnes



Nombre de matériaux utilisés dans les produits électroniques



Eau consommée par le fondeur taïwanais TSMC pour fabriquer ses composants, en litres par cm²



SOURCES: GLOBAL E-WASTE MONITOR 2024; J.-P. RASKIN, MNE CONFERENCE 2024; THE ENVIRONMENTAL FOOTPRINT OF IC PRODUCTION, T. PIRSON ET AL., 2023

“La prise de conscience dans l'électronique **HARDWARE** a été tardive”



PASCAL XAVIER

Professeur à l'université Grenoble-Alpes

Vous dirigez le groupement de recherche Dispositifs électroniques à faibles impacts environnementaux (Defie), lancé en janvier 2025. Quel est son objectif ?

Le Defie fait partie du département ingénierie du CNRS. Comme tous les groupements de recherche, son objectif est de faire un état des lieux au plan national sur un thème particulier, ici la réduction de l'impact environnemental de l'électronique, et de proposer des solutions en adéquation avec l'industrie. Interdisciplinaire, il est structuré en cinq groupes de travail thématiques : les procédés et matériaux pour la circularité, les outils et méthodes pour l'écoconception et la sobriété, la versatilité (ce qui englobe la modularité), les approches en rupture comme la bio-inspiration, et enfin les aspects économiques et sociétaux. Nous comptons 250 adhérents et fédérons 40 laboratoires du CNRS impliqués dans l'électronique soutenable. Des chercheurs du CEA-Leti participent également à nos recherches. Le club des partenaires industriels, qui aura un accès privilégié aux travaux moyennant une adhésion payante, est en cours de constitution.

N'a-t-on pas trop tardé à développer des initiatives comme la vôtre ?

Tout dépend du domaine d'ingénierie. Les mécaniciens, les chimistes ou encore les développeurs logiciels, au travers du groupement de recherche et de service EcoInfo du CNRS, ont pris de l'avance. Leurs recommandations ont été portées à la connaissance des décideurs politiques. Mais il est vrai que la prise de conscience dans l'électronique « hardware », matérielle, a été plus tardive, la course à la performance ayant prévalu. Le pacte vert pour l'Europe a été incitatif grâce aux appels à projets.

Existe-t-il une définition normative de l'électronique durable ?

L'électronique durable est adossée à la définition de développement durable de l'ONU. Les produits électroniques à la durabilité dite « faible » ne prennent pas en compte les limites planétaires, mais leur impact environnemental est réduit, à service équivalent pour le client, grâce à leur écoconception. L'inconvénient, c'est l'effet rebond. Les écrans plats, qui ont remplacé les écrans à tube cathodique, en sont une illustration. Ils sont légers, frugaux, donc on les met partout ! La durabilité forte considère les limites planétaires, selon le cadre établi par le centre de recherche suédois sur la résilience, le

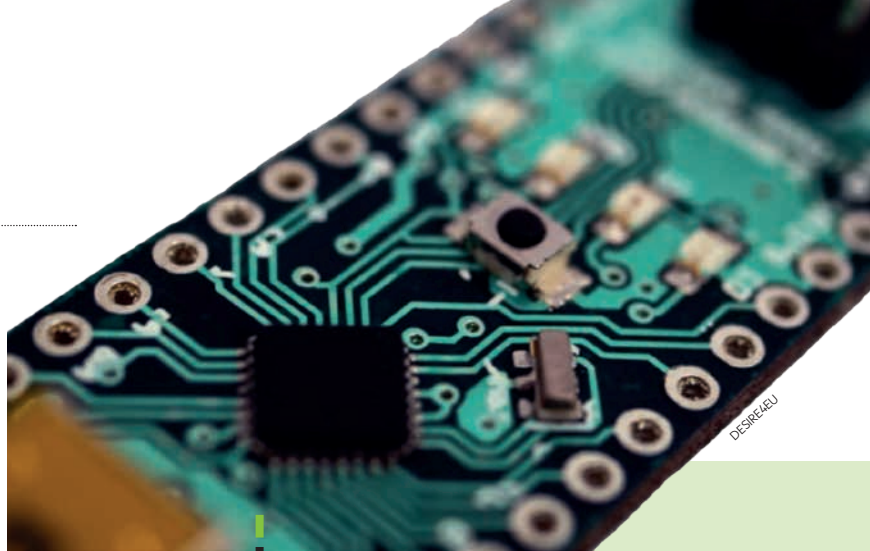
Stockholm resilience centre, et altère la croissance économique. C'est une approche systémique, préconisée par le Club de Rome en 1972 [qui a publié le célèbre rapport Meadows, ndlr]. Notre objectif est de faire en sorte que la technologie nous aide à maintenir un niveau de vie acceptable et à améliorer la résilience de nos systèmes, donc à minimiser les conséquences d'un épuisement des ressources. Voilà ce qui nous guette à très court terme : les gisements de cuivre seront vides en 2035. Au rythme auquel progressent l'intelligence artificielle et la mobilité électrique, nous en aurons consommé autant dans les dix ans qui viennent que depuis le début de l'humanité.

Cette durabilité forte est-elle mise en œuvre ?

Elle reste exploratoire. Aujourd'hui, dans les laboratoires académiques et chez les industriels, la recherche n'applique que les principes de la durabilité faible. Les performances environnementales des dispositifs et des procédés s'améliorent, mais les ingénieurs manquent d'outils pour anticiper les effets rebond, les conséquences à plus long terme sur la biodiversité... Des non-spécialistes de l'électronique, venant des sciences humaines et sociales, réfléchissent à de nouveaux outils et modèles qui iraient plus loin que l'analyse du cycle de vie.

Dans le cycle de vie de l'électronique, où se situe l'impact environnemental majeur ?

La phase de fabrication a toujours pesé davantage dans l'empreinte environnementale globale. Mais cette affirmation sera-t-elle encore valable dans dix ans ? Les datacenters se multiplient, à cause de l'IA, et leur consommation énergétique grossit. L'impact de la phase d'usage de l'électronique va donc aller de pair. Il faut aussi prendre en compte la question des déchets,



Le projet Desire4EU vise à intégrer des matériaux biosourcés dans les cartes de circuits électroniques.

qui représenteront, à l'échelle mondiale, plus de quatre camions de 38 tonnes par minute en 2030. D'après l'école des Arts et Métiers de Bordeaux, seuls 10 à 20 % des matériaux de départ sont récupérés puis réinjectés de manière circulaire dans la chaîne de valeur. Le recyclage à l'infini est un mensonge.

Au sein de Defie, le groupe de travail sur les procédés étudie les matériaux biosourcés. Pouvez-vous nous présenter des exemples remarquables ?

Isabelle Servin, une chercheuse du CEA-Leti, élabore une résine biosourcée à base de chitine, présente dans la carapace des crustacés, pour remplacer les résines pétrosourcées actuellement utilisées pour la photolithographie des circuits intégrés. Or, de façon générale, les propriétés des matériaux biosourcés sont un peu inférieures. On doit donc compenser par des quantités plus importantes, ce qui pénalise la rentabilité économique. La solution est malgré tout très intéressante parce qu'elle est renouvelable et valorise des sous-produits, sans effet sur l'alimentation humaine ou animale. L'Institut d'électronique et des systèmes de l'université de Montpellier a quant à lui le projet de créer des substrats souples incorporant du chitosane, un dérivé de la carapace du crabe, à destination des étiquettes RFID. C'est important, car les objets connectés tirent la croissance de l'électronique.

La surconsommation d'eau par l'électronique fait l'objet de vives polémiques. Comment y remédier ? Pourrait-on se passer d'eau ?

Les industriels font de gros efforts sur le traitement et le recyclage de l'eau. TSMC, à Taïwan, a par exemple divisé par sept sa consommation d'eau par centimètre carré de silicium. Mais comme ce fondeur produit de plus en plus de puces, cette consommation grimpe dans l'absolu. Et il sera difficile de s'en passer, car l'eau est un solvant miraculeux. On n'a rien trouvé de mieux. Des projets européens portent plutôt sur la réduction ou la substitution des PFAS [lire page 32], ces polluants éternels présents notamment dans les connecteurs en raison de leurs excellentes propriétés thermiques et électriques. Radiall, dans la région grenobloise, se montre actif sur le sujet. ■

Propos recueillis par
Frédéric Monflier

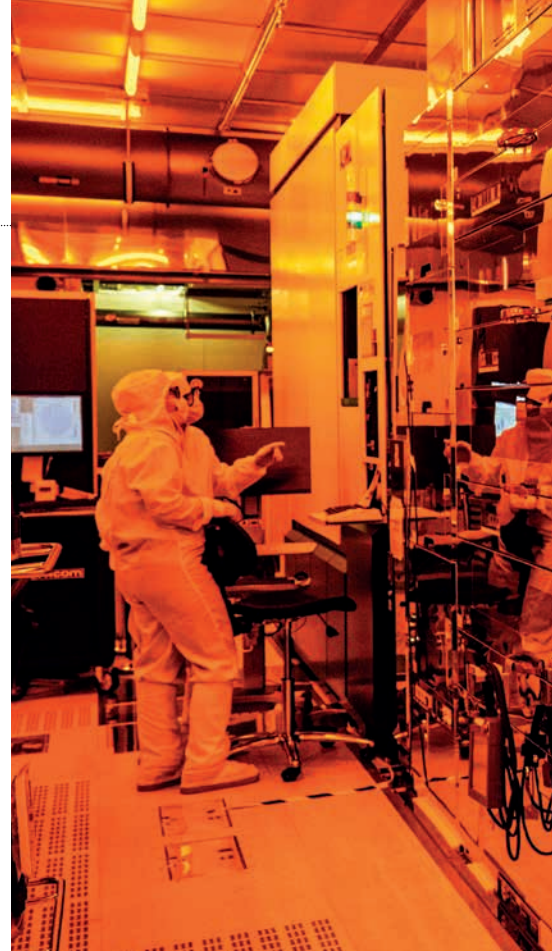
“ Dans les laboratoires académiques et chez les industriels, la recherche n'applique que les principes de la durabilité faible. Les performances environnementales des dispositifs et des procédés s'améliorent, mais les ingénieurs manquent d'outils pour anticiper les effets rebond, les conséquences à plus long terme sur la biodiversité... ”

Du lin et des bactéries pour des circuits imprimés « bio »

Pascal Xavier coordonne, en parallèle du groupement de recherche Dispositifs électroniques à faibles impacts environnementaux (Defie), le projet européen Desire4EU. L'ambition est d'employer, d'ici à 2030, des matériaux biosourcés dans les cartes de circuits électroniques imprimés (PCB, printed circuit boards), de manière à favoriser une économie circulaire sans compromettre les performances. « Notre premier objectif est de mettre au point une PCB adaptée aux chaînes de production de l'industrie manufacturière, qui a déjà dû changer tous ses équipements avec le passage aux produits sans plomb », informe le chercheur. Ces travaux ont permis de mettre au point un démonstrateur à base de fibres de lin biodégradables, au lieu de fibres de verre très énergivores, conçu avec la plateforme de prototypage Arduino, et un retardateur de flammes biosourcé. Il s'agit également de **modifier les règles de conception des PCB pour allonger leur durée de vie et améliorer leur recyclage**. Enfin, pour la fin de vie, un procédé de récupération des métaux a été développé. Il repose sur la biolixiviation, qui s'inspire du métabolisme des bactéries observé dans les mines de cuivre. « Si l'on ensemence une culture bactérienne avec un peu d'acide et de soufre à température ambiante, on peut ensuite extraire les métaux présents dans la solution où sont plongées les PCB », explique Pascal Xavier.

La ligne pilote Fames réduit l'appétit des transistors

Diviser par cinq la consommation d'énergie du transistor FD-SOI, déjà réputé pour sa frugalité, est l'une des ambitions de la ligne pilote européenne Fames, en cours d'installation au CEA, à Grenoble. Un arsenal technologique de pointe, pensé pour répondre à l'enjeu de l'efficacité énergétique des semi-conducteurs.



PHOTOS : CÔME SITTLER

La machine qui servira à «recuire» des matériaux par laser trône encore seule dans cette salle blanche flambant neuve, à l'atmosphère rigoureusement contrôlée. À quelques dizaines de mètres de là, dans une autre salle blanche en service depuis des années, trois équipements sont d'ores et déjà à pied d'œuvre. L'un d'eux occupe un espace significatif. Signé ASML, il est destiné à la photolithographie par immersion, exploitant l'ultraviolet profond à une longueur d'onde de 193 nanomètres (nm). À terme, près de 90 équipements de pointe viendront compléter cet ensemble pour constituer la ligne pilote Fames, dont l'inauguration officielle a lieu sur le site grenoblois du CEA, alors que le mois de janvier touche à sa fin. «C'est une ligne pilote cruciale pour la souveraineté technologique européenne dans le secteur clé de la microélectronique», souligne Anne-Isabelle Étienne, l'administratrice générale du CEA, dans son discours introductif.

Impulsée par le Chips act européen, avec un budget de 830 millions d'euros – dont 365 millions issus de France 2030 –, Fames matérialise la volonté de l'Europe de se relancer dans l'industrie des semi-conducteurs, aujourd'hui largement dominée par les États-Unis et l'Asie. Ouverte aux industriels, start-up comprises, comme à la recherche académique, la ligne doit accélérer la maturation de technologies jugées stratégiques à l'ère de l'intelligence artificielle et de la connectivité généralisées. Parmi elles, l'une est clairement prioritaire, au point de prêter son initiale à Fames : le FD-SOI (Fully depleted silicon on insulator), ou silicium sur isolant totalement déplété. Une architecture de transistor dont le CEA-Leti fut l'un des pionniers dès les années 1990. Produite dans les fonderies de STMicroelectronics, GlobalFoundries et Samsung, cette technologie s'est imposée dans l'automobile, l'internet des objets et les smartphones. Sa géométrie planaire reste relativement

Cette machine de recuit par laser est l'un des premiers maillons de Fames.





simple à fabriquer. Elle autorise la conception de circuits mixtes – numérique, analogique, radiofréquence – et offre une grande flexibilité grâce à l'ajustement de la tension de seuil appliquée à la grille du transistor, via la polarisation de sa face arrière.

« On peut basculer d'un mode à haute performance, en abaissant la tension de seuil pour accélérer le transistor, à un mode à très basse consommation, en relevant cette tension », explique Laurent Clavier, le directeur délégué adjoint à la stratégie partenariale du CEA. Cette sobriété énergétique est particulièrement recherchée pour les applications embarquées. **À performances équivalentes, un transistor FD-SOI consomme généralement 30 à 40 % d'énergie en moins qu'un transistor standard.** Ce gain s'explique par la structure même du substrat, composé d'un empilement de strates : une fine couche de silicium, de quelques nanomètres d'épaisseur, formant le canal de conduction, déposée sur une couche d'oxyde isolante d'une vingtaine de nanomètres.

Quête de miniaturisation

« L'oxyde enterré réduit la capacité électrique du transistor – autrement dit sa capacité à stocker de l'énergie – et le film de silicium très mince permet un meilleur contrôle des fuites de courant », détaille Claire Fenouillet-Béranger, ingénieure chercheuse au CEA-Leti et spécialiste du FD-SOI, impliquée dans le projet Fames. Depuis l'an dernier, le nœud technologique FD-SOI le plus avancé, développé par STMicroelectronics en partenariat avec Samsung, est annoncé à 18 nanomètres – une valeur désormais plus symbolique que strictement physique. L'un des grands objectifs de Fames est d'amener cette technologie vers les générations suivantes, 10 nm puis 7 nm, afin d'améliorer encore son efficacité énergétique et de préserver son avantage compétitif.

Cette poursuite de la miniaturisation s'accompagne de défis technologiques majeurs, que les chercheurs entendent relever grâce à trois leviers principaux. Le premier, « le plus important », se

Cet équipement prépare des dizaines de wafers en parallèle, avant leur transfert au scanner photolithographique.

lon Claire Fenouillet-Béranger, consiste à exploiter les contraintes mécaniques pour augmenter la mobilité des porteurs de charge et améliorer l'état passant du transistor. Le principe est connu depuis les années 2000, notamment chez Intel. Cependant, le procédé CMOS, dont le FD-SOI est une variante, s'appuie sur deux types de transistors complémentaires : le N, qui laisse passer des électrons (charge négative), et le P, pour les trous (charge positive). « La mobilité des trous est meilleure sous compression, celle des électrons sous tension mécanique », rappelle la chercheuse. L'approche retenue consiste à appliquer une tension globale sur le wafer, favorable aux transistors de type NMOS, tandis que la compression nécessaire aux PMOS est obtenue localement grâce à un canal en silicium-germanium, dont la maille cristalline est plus large que celle du silicium pur.

Le deuxième levier porte sur l'évolution du patterning, c'est-à-dire la gravure des motifs sur la plaque de silicium, afin de réduire notamment la distance minimale entre deux grilles de transistors – le fameux pitch. Celui-ci passerait de 114 à 68 nm, en prenant comme référence le nœud de 28 nm. « Nous allons combiner

photolithographie classique et insertion d'espaceurs, qui jouent ensuite le rôle de masque, précise Claire Fenouillet-Béranger. Cette technique permet de diviser le pitch par deux, tout en restant moins coûteuse qu'un recours systématique à la double photolithographie. »

En parallèle, les couches de silicium et d'oxyde continueront de s'amincir : 5,5 nm pour celle de silicium, contre 7,5 nm pour le nœud de 28 nm. Un défi industriel, notamment pour Soitec, qui devra en garantir l'uniformité. Enfin, l'ajout d'une isolation supplémentaire dédiée à la polarisation arrière du transistor est également envisagé. « La modulation entre performance et consommation énergétique serait encore améliorée », assure la chercheuse. Selon le CEA, cette nouvelle architecture permettrait de **multiplier par quatre la densité de transistors par rapport au nœud de 28 nm, tout en divisant par cinq la consommation énergétique à vitesse égale.** « Nous publierons prochainement des résultats détaillés, même si les premières démonstrations s'appuient encore sur des règles de dessin à 28 nm », conclut Claire Fenouillet-Béranger. La maturité industrielle du FD-SOI à 10 nm est attendue à l'horizon 2030, avant un transfert progressif vers les acteurs industriels européens.

À Grenoble, **Frédéric Monflier**

Le CEA-Leti veut alléger la facture environnementale

Le laboratoire a créé un programme pour atténuer les effets sur l'environnement des circuits électroniques. Il coordonne aussi le projet Genesis, au but identique.

Equipé de bientôt 14 000 mètres carrés de salles blanches, le CEA-Leti a amorcé en 2020 un programme consacré à l'électronique durable qui s'articule en trois volets : la compréhension des impacts environnementaux, la mise au point de procédés, de formulations chimiques et de matériaux plus vertueux et enfin, côté usage, l'allongement de la durée de vie des circuits électroniques. Concernant le premier point, « il s'agit de profiter de l'automatisation des machines – c'est le cas de la ligne pilote Fames – pour collecter systématiquement des données et faciliter l'analyse de cycle de vie », détaille Laurent Pain, qui dirige ce programme. L'enjeu est d'identifier au plus vite les points les plus critiques pour rectifier la trajectoire des procédés.

S'y ajoute la mesure de l'efficacité de ces procédés, en vue de les améliorer. « Un gaz de gravure pour les semi-conducteurs, comme le tétrafluorure de carbone ou l'hexafluorure de soufre, est utilisé au mieux à 50 %, au pire à 15 %, estime le responsable. Notre objectif est de mesurer, grâce à des capteurs, l'efficacité du traitement d'abatement, qui consiste à brûler le gaz non utilisé, à laver les fumées puis à traiter les eaux contenant des composés fluorés. » Lancé en mai 2025 et coordonné aussi par Laurent Pain, le programme européen Genesis, focalisé sur le verdissement de la fabrication, s'occupera notamment du développement de tels capteurs.

Au sujet des matériaux, le CEA-Leti planche sur des résines biosourcées, à base de chitine, pour la photolithographie des semi-conducteurs. « Le niveau de maturité est pour l'instant insuffisant en raison de l'écart de sensibilité aux ultraviolets et de résolution par rapport aux résines pétrosourcées, admet Laurent Pain. Nous avons encore du travail pour trouver les formulations qui répondront aux contraintes industrielles. » Mené en collaboration avec le chimiste Technic et avec STMicroelectronics, le projet national Clean est quant à lui concluant. Il a abouti à une formulation plus saine, à la fois pour la santé et l'environnement, s'appliquant au nettoyage post-gravure de la résine résiduelle. « C'est la première fois qu'il existe une alternative crédible à l'EKC265, qui contient des catéchols, supposés cancérogènes, se félicite Laurent Pain. Le TRL

étant de 6, l'objectif est d'entrer en produc-

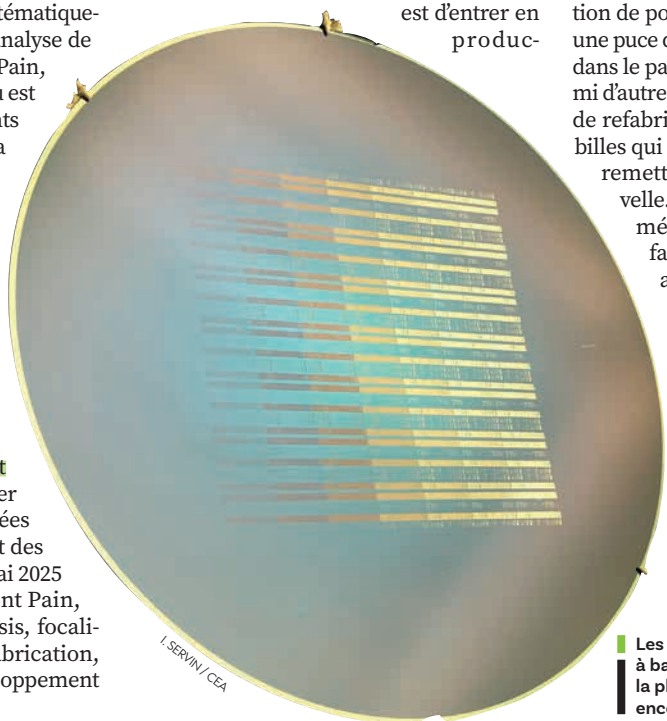
tion. » Genesis, dont les thématiques sont comparables, nourrit l'ambition d'éliminer les PFAS, ces « polluants éternels » perfluorés ou polyfluoroalkylés, produits notamment durant la gravure. « Cependant, le gaz de gravure, même s'il est moins nocif, resterait fluoré et pourrait se recombinaison avec les polymères de la résine pour générer des PFAS plus difficiles à détruire et qui se retrouveraient finalement dans l'eau, nuance le chercheur. D'où l'importance de superviser les procédés. »

L'hydrogène visé par Genesis

Autre gaz dans le collimateur de Genesis : l'hydrogène, utilisé de façon non réactive pendant l'épitaxie en phase vapeur aux organométalliques, une technique de croissance des matériaux. « Cet hydrogène est collecté et brûlé, explique Laurent Pain. En compagnie d'Aixtron [un équipementier, ndlr] et d'Edwards [un spécialiste du vide et de l'abatement, ndlr], nous projetons de le récupérer et de le réinjecter dans le processus s'il est suffisamment pur, sinon de le reconditionner pour un autre usage. » Enfin, pour améliorer la phase d'usage, le CEA-Leti envisage la création de modèles, mêlant lois physiques et IA, pour « anticiper les pannes du composant ou modifier ses paramètres de fonctionnement afin de maintenir son efficacité et de prolonger sa vie », complète l'expert.

La réparation est aussi une option, à condition de pouvoir désassembler proprement une puce défectueuse. « L'idée est de rentrer dans le packaging, de retirer une puce parmi d'autres [configuration « chiplets », ndlr], de refabriquer et repositionner les microbilles qui assurent les interconnexions, de remettre la puce réparée ou une nouvelle..., décrit Laurent Pain. Mais une métallurgie adaptée sera requise, faute de quoi on risquerait de tout arracher ! Le niveau de maturité est encore faible. » Outre la complexité technique, la question de la viabilité économique de l'opération reste posée. ■

Frédéric Monflier



Les résines biosourcées à base de chitine pour la photolithographie doivent encore gagner en performances.

La BIO-INSPIRATION

pour une IA embarquée
à ultra-basse
consommation

Quand elle anime un système fonctionnant sur batterie, l'IA embarquée ne peut se permettre d'engloutir des kilowattheures, contrairement à l'IA générative. Davantage que la puissance brute, l'efficacité énergétique est la boussole orientant la recherche dans cette filière où l'Europe est traditionnellement forte. Notre cerveau est sans égal : sa consommation, estimée à une centaine

de microwatts par centimètre carré, est un million de fois inférieure à celle d'une puce. L'architecture historique de Von Neumann, qui règne dans la microélectronique, est responsable de ce gouffre : les unités de calcul et celles de mémoire étant séparées, les échanges de données ininterrompus sont très énergivores. L'électronique neuromorphique tente d'y mettre fin grâce au principe du calcul dans la mémoire ou proche d'elle, qui s'inspire de la colocalisation de nos neurones (calcul) et de nos synapses (mémoire). Bouillonnante, la recherche explore de nombreuses approches. Certaines misent sur des composants standard, comme les transistors, qui miment le comportement des cellules cérébrales. D'autres exploitent des grilles de mémoires résistives (memristors), à la fois rapides et non volatiles, pour exécuter in situ les calculs vectoriels prépondérants dans l'IA. À terme, les réseaux de neurones « physiques » pourraient s'imposer. Ils s'appuient sur les propriétés physiques exceptionnelles de substrats non conventionnels en microélectronique (optique, spintronique...) et promettent une division par 100 ou 1 000 de la consommation d'énergie. De nouveaux modèles d'IA devront émerger pour en tirer le meilleur parti. Voici un tour d'horizon de la recherche dans les laboratoires français.

MATRICE FERROÉLECTRIQUE

Dans un système d'internet des objets, le « data logger » enregistre les données brutes en provenance des capteurs avant leur traitement et leur transmission sur le réseau, à destination d'un cloud ou d'un serveur local. Mais transmettre des data consomme souvent plus d'énergie que les traiter localement. « Notre vœu est de **créer un circuit intelligent, capable de prétraiter les données pour réduire la quantité à transférer** », informe Cristell Maneux, enseignante-chercheuse et directrice du Laboratoire de l'intégration du matériau au système à l'université de Bordeaux.

Ces travaux de recherche motivent le projet Ferro-futures (partie intégrante du PEPR Électronique), qu'elle copilote pour le CNRS. Car c'est une jonction ferroélectrique, soit deux électrodes métalliques séparées par un isolant ferroélectrique, qui servira à encoder l'information binaire, selon le sens de la polarisation électrique, et à la mémoriser, même sans alimentation électrique. Organisés en matrice, ces composants peuvent exécuter directement les sommes pondérées « emblématiques des réseaux de neurones », complète Cristell Maneux. Ces opérations mathématiques consistent à multiplier des données d'entrée par des coefficients (les « poids »), puis à additionner les résultats. La petite IA embarquée réaliserait en l'occurrence la fusion de données issues de plusieurs capteurs, le filtrage et la détection d'anomalies. Ceci en consommant « cent fois moins d'énergie », estime la chercheuse, qui se réfère à l'architecture traditionnelle de Von Neumann.

Dans ce dernier cas, calcul et mémoire sont séparés, ce qui oblige à des échanges permanents de données très énergivores. Ici, le calcul est effectué directement dans la mémoire. L'écart de consommation d'énergie s'explique aussi par la sobriété intrinsèquement plus élevée d'un composant ferroélectrique, comparativement à la mémoire flash : 10 picojoules/bit pour le premier, contre 200 pour la seconde, selon le CEA. La différence devient significative lorsqu'elle est multipliée par des millions d'opérations. S'y ajoute un gain de rapidité en lecture-écriture d'un facteur 10, selon Cristell Maneux. L'alliage choisi pour la couche isolante, HZO [hafnium-zirconium-oxyde], est par ailleurs « moins nocif pour la santé que le PZT [titano-zirconate de plomb], qui contient du plomb, et évite de revoir la chaîne de production en microélectronique », développe-t-elle. Une plateforme du CEA-Leti (Mad200) est mise à contribution pour la fabrication d'un premier circuit de test. Le démonstrateur de ce « data logger » de nouvelle génération, fait pour transmettre 100 Mo/s, est attendu dans trois ans. ■



R. KASSI / IEMN

L'IEMN teste dans les souterrains lillois des émetteurs RF de quelques nanowatts fondés sur sa technologie.

TRANSISTORS EN SOUS-RÉGIME

Des transistors « sous le seuil » et des réseaux de neurones impulsifs (spiking neural networks, ou SNN) : voici l'originale boîte à outils de Christophe Loyez, directeur de recherche CNRS à l'Institut d'électronique, microélectronique et nanotechnologies, à Villeneuve-d'Ascq (Nord), et de François Danneville, professeur à l'université de Lille, pour diviser par 100, voire par 1000, la consommation énergétique des capteurs communicants. « L'idée est de **reproduire des fonctions de la physiologie humaine avec des composants usuels de la microélectronique** », explique Christophe Loyez. Le transistor, notamment, est utilisé sous le seuil de conduction, c'est-à-dire en dessous de la tension qui enclenche normalement son état passant. « On opte pour une tension de polarisation de 200 à 300 mV, au lieu de 1,2 à 3,3 V, un régime qui permet malgré tout d'accomplir certaines fonctions, enchaîne le chercheur. On passe du milli- ou microampère au nanovolt ou picoampère. En contrepartie, la fréquence de fonctionnement se limite à quelques dizaines de kilohertz au lieu de dizaines de gigahertz. »

Un rythme toutefois comparable à celui de nos signaux neuronaux. Traitant l'information sous forme d'impulsions, à l'image du cerveau, ce qui réduit le nombre d'opérations inutiles, un SNN intervient pour l'encodage spatiotemporel de ces informations. Il conforme les signaux pour améliorer l'efficacité énergétique du traitement réalisé à la suite par un réseau de neurones conventionnel. Appliquée au sens de l'ouïe, une cochlée artificielle serait capable de classer de façon autonome des espèces animales, sur la base de leurs signaux acoustiques, pour analyser la biodiversité sous-marine. Le projet s'oriente vers la discrimination acoustique de drones aériens, civils ou militaires, car « il est moins facile d'avoir un cachalot sous la main pour constituer une base de données », plaisante Christophe Loyez.

La technologie, brevetée, est expérimentée dans les catiches, terme désignant les souterrains dans la région lilloise. Elle s'invite dans des capteurs « abandonnés », tellement économes que la batterie ne nécessite pas d'intervention humaine avant des dizaines d'années. « Nous développons des récepteurs RF pour l'IoT qui ne consomment que quelques nanowatts pour scanner les canaux radio et relayer le signal sur le réseau, précise l'expert. L'étape suivante sera d'intégrer un capteur neuro-morphique qui scrute les événements acoustiques dus aux contraintes mécaniques pour déterminer s'ils sont mineurs ou majeurs. La création de la base de données pour l'entraînement de l'IA et la classification est un travail de longue haleine. » ■

SPINS COMMUNICANTS

Au Laboratoire Albert Fert (CNRS-Thales), la directrice de recherche CNRS Julie Grollier et son équipe conçoivent des nanoneurones et nanosynapses fondés sur des jonctions tunnel magnétiques (JTM). Clé de la spintronique, la JTM est un dipôle magnétique enfermant une couche intermédiaire ultramince et isolante. Elle laisse passer le courant électrique ou non en fonction de l'orientation magnétique relative de deux couches aimantées, l'une fixe, l'autre libre, ce qui permet de coder une information binaire. **Julie Grollier exploite la fréquence de précession de spin de la couche libre pour en faire un nano-oscillateur communiquant par radiofréquences.** «Les synapses agissent comme des filtres dont la fréquence est ajustable en modifiant la propriété magnétique des matériaux, précise-t-elle. Le poids de la synapse correspond à cette fréquence.» Le calcul est ainsi réalisé dans le domaine fréquentiel : plusieurs signaux peuvent être traités en parallèle dans différentes bandes de fréquence.

Le principe a permis d'identifier des chiffres vocalisés, il y a quelques années. «Les bases de l'architecture sont posées, même si c'est encore à petite échelle, indique Julie Grollier. Dans cinq ans, nous aimerions réaliser des démonstrateurs intégrant des centaines de neurones et synapses pour des tâches intéressantes. L'imagerie par micro-ondes est l'une d'elles, notre technologie étant naturellement sensible aux radiofréquences. On peut imaginer un système qui en émettrait vers un objet et analyserait l'image en retour.»

Le laboratoire travaille sur un projet pour la mammographie avec l'italien UBT Tech. Avec les techniques actuelles, les appareils sont coûteux et les algorithmes complexes. Le système miniature mis au point par les chercheurs pourrait les remplacer, au moins pour la détection d'anomalies au début, en divisant par 100 la consommation d'énergie. Afin de réaliser l'apprentissage de l'IA embarquée directement sur la puce, l'équipe étudie de nouveaux algorithmes, la propagation d'équilibre et le «forward forward» pour supplanter le complexe et énergivore rétropropagation du gradient. «Un défi pour la recherche», souligne Julie Grollier. ■

Le circuit optique 3D du laboratoire Femto-ST réalise physiquement la fonction de convolution d'un réseau de neurones.



FEMTO-ST



R. FERRERA / INL

La puce RadioSpin comporte un réseau de neurones physiques exploitant les propriétés de la spintronique.

PHOTONS EN 3D

Et si l'optique améliorait l'efficacité énergétique de l'IA hébergée dans un capteur ? C'est le souhait de Daniel Brunner, chercheur CNRS à l'Institut Femto-ST, dans le cadre du projet Bioelectronphoton (BEP) du PEPR Électronique, visant la division par 1000 de la consommation énergétique. «Au-dessus d'une puce électronique assortie d'une matrice de photodétecteurs, **un réseau de guide d'ondes imprimé en 3D dans du polymère peut réaliser physiquement la fonction de convolution d'une image en entrée**, détaille-t-il. L'opération est presque gratuite [sur le plan énergétique, ndlr] !» La convolution, dans un réseau de neurones entraîné à la reconnaissance d'images, sert à en extraire automatiquement des caractéristiques (contours, textures...). Ce n'est plus un calcul numérique qui opère, mais la propagation même de la lumière dans le réseau optique. La démonstration expérimentale a été faite en 2020. «Ce serait parfait pour un système embarqué pour l'analyse d'images de pièces dans une usine, poursuit Daniel Brunner. Le détecteur et l'optique seraient co-intégrés.»

La puce IA est conçue par Damien Querlioz, directeur de recherche CNRS au Centre de nanosciences et de nanotechnologies, copilote du projet BEP avec Daniel Brunner et Elisa Vianello, du CEA-Leti. De type analogique, elle contient, outre des transistors classiques, des memristors (ou mémoires résistives) qui imitent le fonctionnement des neurones et synapses. «Cette puce et notre réseau optique seront assemblés d'ici à la fin de l'année pour la preuve de concept», indique Daniel Brunner. À plus long terme, les populations de neurones et de synapses composant cette puce communiqueront aussi grâce à des interconnexions optiques 3D sur-jacentes et des nanolasers, sur une distance d'une centaine de micromètres. Cette organisation en 2D pour les connexions locales et en 3D pour les liaisons plus longues s'inspire directement de la topologie du cerveau. ■

Frédéric Monflier

Au-delà de l'efficacité énergétique, l'espoir de la circularité

Indispensable à la transition énergétique, l'électronique de puissance se fait sans cesse plus efficace grâce à des matériaux novateurs. Des chercheurs privilégient cependant une approche circulaire, qui doit encore convaincre les industriels.

Adaptant les caractéristiques de l'énergie électrique (tension, intensité, continu-alternatif...) au fonctionnement d'un équipement donné, l'électronique de puissance est présente aussi bien dans le chargeur d'un smartphone que dans une locomotive électrique ou un datacenter. Et sa présence va s'affirmer. « Nos sociétés sont engagées dans la transition énergétique, notamment avec la mobilité électrique, explique Jean-Christophe Crébier, directeur de recherche CNRS au laboratoire de génie électrique de Grenoble (G2Elab). Les énergies renouvelables se substituent également aux énergies fossiles. Or, il n'y a pas de voiture électrique autonome ni d'éolienne performante sans électronique de puissance. » Le cabinet Yole Group estime que cette filière industrielle pèsera 43,3 milliards de dollars dans le monde en 2030, contre 26,2 milliards en 2024. Pour alléger la facture environnementale de cette branche de l'électronique, l'ingénierie emprunte une voie connue. « Nous cherchons depuis des années à réduire la consommation énergétique de la fonction de conversion, précise Jean-Christophe Crébier. En découlent l'avènement et le déploiement de matériaux tels que le carbure de silicium (SiC) et le nitrure de gallium (GaN). » Parties intégrantes des diodes et des transistors intervenant en partie dans la transformation du courant électrique, ces matériaux semi-conducteurs sont appelés à concurrencer progressivement le silicium, qui accapare encore plus de 80 % de parts de marché en 2025, selon Yole Group. Leur bande interdite plus large (la barrière énergétique entre bande de valence et bande de conduction) améliore le champ de claquage d'une diode

ou d'un transistor, exprimé en volts par centimètre, une valeur à ne pas dépasser sous peine d'endommager le composant. L'objectif d'un transistor, qui agit comme un interrupteur, est de bloquer les plus hautes tensions possibles (état bloquant) ou de laisser circuler le maximum d'électrons (état passant). Du fait de son champ de claquage supérieur à celui du silicium, **le carbure de silicium peut supporter une tension identique en dépit d'une épaisseur de matière dix fois moindre.** Cette faible épaisseur implique que plus d'électrons passent, à l'état « on », et réduit le gaspillage d'énergie sous forme de chaleur. L'usage de dispositifs de refroidissement encombrants et énergivores n'est plus obligatoire.

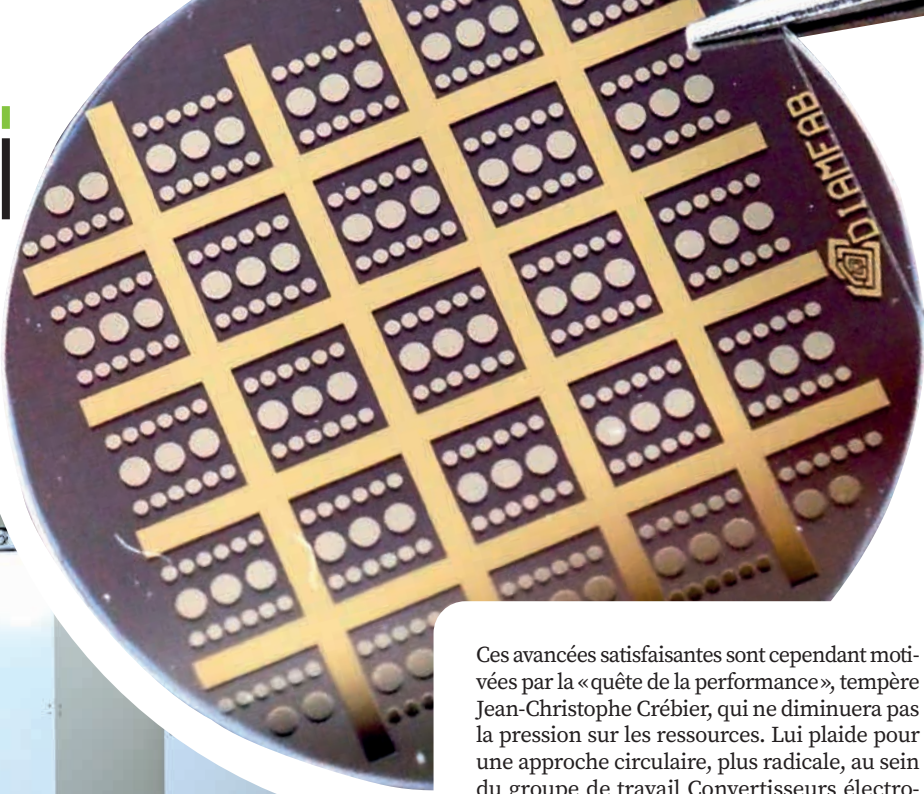
10 000 volts pour l'oxyde de gallium

Ces mécanismes physiques expliquent que l'efficacité énergétique (rapport entre puissance de sortie et puissance d'entrée) du SiC et du GaN est supérieure à 95 %, le plafond pour le silicium. Le premier, qui se distingue notamment par de plus hautes tensions, se répand dans l'automobile – par exemple chez Tesla, avec ses modèles à 800 V. Le second, du fait de sa vitesse de commutation supérieure, est mieux adapté aux applications à haute fréquence, comme les télécoms. D'autres matériaux novateurs sont à l'étude. Financé par le grand programme national de recherche sur l'électronique (PEPR), le projet Goten se penche sur l'oxyde de



La ligne pilote de Diamfab doit démontrer le passage à l'échelle industrielle de ses composants en diamant pour l'électronique de puissance.

DIAMFAB



“ Nous proposons de revisiter la conception et la production des convertisseurs pour favoriser la réparation, le reconditionnement, le recyclage... ”

JEAN-CHRISTOPHE CRÉBIER

Directeur de recherche CNRS au G2Elab

gallium (Ga_2O_3), avec l'ambition de réaliser le démonstrateur d'une diode verticale. « Alors que le SiC approche les 6,5 kV, il a été démontré que l'oxyde de gallium pouvait atteindre plus de 10 kV, précise Ekaterine Chikoidze, ingénieure de recherche au CNRS et copilote du projet. Notre défi est de concevoir une diode plus grande pour faire passer davantage de courant. Les meilleures efficacité et durabilité de ces dispositifs contribuent à réduire la consommation d'énergie et les émissions de gaz à effet de serre. » Des atouts qui seraient intéressants pour « la distribution de puissance électrique dans le secteur ferroviaire, la transformation électrique dans l'éolien et le photovoltaïque... », indique Eva Monroy, directrice de recherche au CEA et autre copilote du projet.

Le diamant, aux propriétés uniques, s'ajoute à la liste. C'est la pierre angulaire de Diamfab, une spin-off de l'Institut Néel, qui compte attaquer les marchés à haute valeur ajoutée du spatial et du nucléaire d'ici à 2028. « Il fonctionne dans

des environnements extrêmes et propose un champ de claquage trois fois supérieur à celui du SiC, détaille Gauthier Chicot, le cofondateur et président de la deeptech. À performances égales, nous utilisons 50 fois moins de surface de matière que pour le SiC. » Diamfab a inauguré sa ligne pilote à Grenoble, mi-janvier, avec l'intention de démontrer que son procédé de fabrication est compatible avec des wafers de 4 pouces, afin de réaliser des économies d'échelle. Ledit procédé de synthèse implique des températures « entre 700 et 1000 °C », selon Gauthier Chicot, alors que le SiC requiert « 2200 °C pendant plusieurs jours ». L'empreinte environnementale due à la fabrication, même si d'autres facteurs sont à prendre en compte, serait donc moins élevée, ce qui est valable aussi pour l'oxyde de gallium.

Ces avancées satisfaisantes sont cependant motivées par la « quête de la performance », tempère Jean-Christophe Crébier, qui ne diminuera pas la pression sur les ressources. Lui plaide pour une approche circulaire, plus radicale, au sein du groupe de travail Convertisseurs électroniques de puissance plus soutenables (CEPPS), qu'il coanime : « L'essentiel des solutions technologiques est déjà disponible pour assurer la transition énergétique. Nous proposons de revisiter la conception et la production de ces convertisseurs pour favoriser la réparation, le reconditionnement, le recyclage... En fin de vie, un supposé déchet conserverait une valeur résiduelle, offrant la possibilité de réemployer des composants dans de nouveaux produits. » C'est très loin d'être la norme aujourd'hui. « Un convertisseur contenant plus de 50 matériaux est très difficile à recycler, enchaîne-t-il. Pour des raisons économiques et énergétiques, les cartes électroniques sont broyées en masse, pour ne récupérer que quelques éléments de valeur, comme l'or, l'argent, le cuivre... »

L'idée est de mettre au point des « briques » modulaires, donc échangeables, et standard. « La modularité demande une décomposition des fonctions », détaille Jean-Christophe Crébier. On peut le faire d'un point de vue topologique, matériel... La standardisation, elle, répond à l'enjeu de la réduction de l'hétérogénéité, car il existe aujourd'hui trop de références de transistors, d'inductance... De fait, le circuit électrique devient plus compréhensible, plus facile à diagnostiquer et à réparer. » Cette rationalisation trouve-t-elle un écho auprès des industriels ? « Nous avons testé le modèle auprès de PME et de grands groupes et nous étudions avec Vitesco [fabricant allemand de transmissions pour l'automobile, ndlr] l'opportunité d'intégrer un convertisseur modulaire dans une voiture électrique, répond-il. Mais si les industriels sont curieux, je suis obligé de reconnaître qu'il y a peu de transferts technologiques. » L'urgence du changement réclamera de l'audace. ■

Frédéric Monflier